(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-233512

(43)公開日 平成11年(1999)8月27日

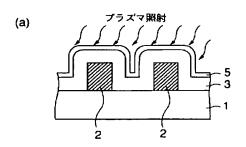
(51) Int.Cl.6		FI H01L 21/316 X M 21/90 K
		審査請求 有 請求項の数16 OL (全 12 頁)
(21)出願番号	特願平10-30178	(71)出願人 390002761 キヤノン販売株式会社
(22)出顧日	平成10年 (1998) 2月12日	東京都港区三田3丁目11番28号 (71)出願人 391007873 株式会社半導体プロセス研究所 東京都港区港南2-13-29
		(72)発明者 西本 裕子 東京都港区港南 2 - 13 - 29 株式会社半導 体プロセス研究所内
		(72)発明者 鈴木 摂 東京都港区港南 2 - 13 - 29 株式会社半導 体プロセス研究所内
		(74)代理人 弁理士 岡本 啓三

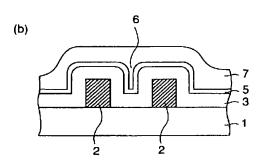
(54) 【発明の名称】 下地表面改質方法及び半導体装置の製造方法

(57)【要約】

【課題】本発明は、酸素中にオゾンを含むオゾン含有ガスとTEOSとを含んだ反応ガスを用いたCVD法による成膜前の下地表面改質方法に関し、下地層表面の状態によらずに下地層表面の表面依存性の影響を受けることなく、しかも微細かつ深い溝等を有する基板へも適用する。

【解決手段】成膜前に、基板上に下地絶縁膜5を形成し、下地絶縁膜5の表面をプラズマガスに曝して表面改質する。





【特許請求の範囲】

【 間求項 1 】 成膜前に、基板上に下地絶縁膜を形成し、 該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴とする下地表面改質方法。

【 間求項4 】 前記基板の表面にシリコン酸化膜又はシリコン窒化膜が露出していることを特徴とする間求項1 乃至3のいずれかに記載の下地表面改質方法。

【 間求項 6 】 前記シリコン酸化膜はテトラエチルオルソシリケートとオゾン含有ガスとを反応させて形成したものであることを特徴とする間求項 5 に記載の下地表面改質方法。

【 間求項8 】 前記シリコン酸化膜は、SiH2Cl2 とN2O とを反応させて形成したものであることを特徴とする間 求項5に記載の下地表面改質方法。

【間求項9】 前記シリコン酸化膜は、テトラエチルオルソシリケートと酸素とを反応させて形成したものであることを特徴とする間求項5に記載の下地表面改質方法。

【 間求項10】 前記下地絶縁膜の膜厚は100 Å以上であることを特徴とする間求項1乃至間求項9のいずれかに記載の下地表面改質方法。

【 間求項 1 1 】 前記下地絶縁膜の表面をプラズマガスに曝している間、前記基板を加熱することを特徴とする 間求項 1 乃至間求項 1 0 のいずれかに記載の下地表面改 質方法。

表面改質方法により下地絶縁膜表面の改質を行った後

に、前記下地絶縁膜の上に絶縁膜を形成することを特徴 とする半導体装置の製造方法。

【請求項16】 前記絶縁膜は、酸素中のオゾン濃度が4%以上であるオゾン含有ガスとテトラエチルオルソシリケートとを反応させて形成したシリコン酸化膜であることを特徴とする請求項15に記載の半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、下地表面改質方法及び半導体装置の製造方法に関し、特に酸素(O2)中にオゾン(O3)を含むオゾン含有ガスとテトラエチルオルソシリケート(TEOS:Tetraethylorthosilicate)とを含んだ反応ガス(以下、O3/TEOS反応ガスと記す。)を用いたCVD(Chemical Vapor Deposition)法による成膜前の下地表面改質方法及び半導体装置の製造方法に関する。

[0002]

【従来の技術】03/TEOS 反応ガスを用いたCVD 法により成膜した膜(以下、03/TEOS CVD SiO2膜と記す。)は、02中の03濃度が高いほど、緻密で、エッチングレートが小さく、高温熱処理しても収縮せず、水分の含有量が少なく、フロー特性の良いものが得られる。以下、高濃度の03を含む 03/TEOS反応ガス(以下、High 03/TEOS反応ガスと記す。)を用いて成膜したシリコン酸化膜のことをHigh 03/TEOS 反応ガスと記す。)を用いて成膜したシリコン酸化膜のことを103/TEOS 反応ガスと記す。)を用いて成膜したシリコン酸化膜のことを103/TEOS 反応ガスと記す。)を用いて成膜したシリコン酸化膜のことを10003/TEOS CVD SiO2膜と記す。

【0003】High 03/TEOS CVD Si02 膜は、下地層の表面の状態に大きく依存する。特に、Si02膜あるいは Si3 N4膜等の表面上に High 03/TEOS CVD Si02膜を成膜すると異常成長が生じ、図11に示すように、膜のポーラス化、膜の表面の表面荒れ、成膜速度の低下を生じる。一方、下地層の表面上にLow 03/TEOS CVD Si02膜を成膜した場合、このLow 03/TEOS CVD Si02膜には上述した High 03/TEOS CVD Si02膜のような異常成長は見られない。しかし、Low 03/TEOS CVD Si02膜は、 High 03/TEOS CVD Si02膜に比べて、緻密性等の膜質が劣る。

0 【0004】したがって、下地層の表面状態に影響を受けないようにして High Os/TEOS CVD SiOz膜を成膜することが、スムースな膜形成、髙品質の膜形成、狭い凹部領域への良好な埋込み性を得るためには必要となる。従来、 High Os/TEOS CVD SiOz膜の成膜前に下地層の表面依存性を消去するための方法には、以下のような方法がある。

【0005】(1)第1に、図12(a)に示すように、下地層120の表面にプラズマを照射する方法があり、改質された下地層120上に、図12(b)に示す ように、 High 03/TEOS CVD SiO2膜121を形成する。

(2) 第2に、図13 (a) に示すように、下地層13 0を被覆してプラズマCVD 法により下地絶縁膜のプラズ マSiO2膜131を成膜する方法があり、下地絶縁膜13 1上に、図13 (b) に示すように、 High O₃/TEOS CV D SiO2膜132を成膜する。

【0006】プラズマSiO2膜131を成膜する際のプラズマCVD 法による成膜の条件に応じて、High 03/TEOS C VD SiO2 膜132と成膜上適合性の良いプラズマSiO2膜131を得ることができる。したがって、下地層130の表面上に、この適合性の良いプラズマSiO2膜131を下地絶縁膜として成膜した後に、プラズマSiO2膜131表面上にHigh 03/TEOS CVD SiO2 膜132を成膜すれば、優れた膜質を持ったHigh 03/TEOS CVD SiO2 膜を得ることができる。

【0007】(3)第3に、図14(a)に示すように、下地層140の表面を被覆して下地絶縁膜のLow 03/TEOS CVD Si02膜141あるいは低圧下で形成した03/TEOS CVD Si02膜と記す。)141を成膜する方法があり、下地絶縁膜141上に、図14(b)に示すように、High 03/TEOS CVD Si02膜142を成膜する。 High 03/TEOS CVD Si02膜142は、Low 03/TEOS CVDSi02膜または低圧03/TEOS CVD Si02膜141と適合性が良く、その上での成膜レートが速いため、形成しやすい。

[0008]

【発明が解決しようとする課題】しかしながら、上述し た従来の方法ではそれぞれ以下のような問題がある。即 ち、

(1)下地層120の表面をプラズマ照射する方法では、下地層120表面の種類やプラズマ照射の条件により、下地層120の表面依存性を消去できる場合とできない場合とがある。そのため、プラズマ照射の条件は全ての下地層120について共通化、標準化できるというものではなく、下地層120の状態に合わせてその都度最適化が必要であった。

【0009】(2)下地絶縁膜としてプラズマSiOz膜131を成膜する方法では、プラズマSiOz膜131は、ステップカバリッジが悪く、微細かつ深い満等のある下地層への適用には向いていない。

(3) High 03/TEOS CVD Si02膜142の成膜前に下地絶縁膜としてLow 03/TEOS CVD Si02膜141あるいは低圧03/TEOS CVD Si02膜141あるいは低圧03/TEOS CVD Si02膜141を形成する方法では、Low 03/TEOS CVD Si02膜等141は等方的膜形成特性を持っており、さらに、下地層130の表面依存性の影響を受けないようにするために、膜厚として、1000Å以上の厚さを必要とする。したがって、微細かつ深い溝等のある下地層への適用には向いていない。また、Low 03/TEOS CVD Si02膜に比べて緻密性が低く、下地絶縁膜としては不向きである。

【0010】本発明は、係る従来例の問題点に鑑みて創作されたものであり、下地層表面の状態によらずに下地層表面の表面依存性の影響を受けることなく、しかも微細かつ深い溝等(例えば、トレンチ溝、メタル配線層間、メタル下層間など)を有する下地層へも適用できる下地表面改質方法及び半導体装置の製造方法を提供することを目的とする。

[0011]

【課題を解決するための手段】上記した課題を解決するため、本発明は下地表面改質方法に係り、成膜前に、基板上に下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴としている。前記基板は、凹部領域、例えば基板に形成された溝、絶縁層上に形成された配線層間の凹部を有することを特徴としている。

【0012】また、前記シリコン酸化膜はテトラエチルオルソシリケートとオゾン含有ガスとを反応させて形成したものであり、オゾン含有ガスは酸素中のオゾン濃度が1%以下であることを特徴としている。また、前記下地絶縁膜の膜厚は100Å以上であることを特徴としている。また、前記プラズマガスは、少なくとも NH_3 ,He, Ar, O_2 , 又は N_2 Oのうちのいずれかを用いて生成されたものであることを特徴としている。

【0013】また、上記した課題を解決するため、本発明は半導体装置の製造方法に係り、上記下地表面改質方法により下地絶縁膜表面の改質を行った後に、前記下地絶縁膜の上に絶縁膜を形成することを特徴としている。前記絶縁膜は、酸素中のオゾン濃度が4%以上であるオゾン含有ガスとテトラエチルオルソシリケートとを反応させて形成したシリコン酸化膜であることを特徴としている。

【0014】本発明の下地表面改質方法によれば、成膜前に、基板上に下地絶縁膜を形成し、さらに下地絶縁膜の表面をプラズマ照射している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。さらに、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の表面を改質することができる。この場合、品種ごとに異なる表面状態を有すると考えられる基板の表面を改質すればよいため、共通化、標準化した表面改質方法を得ることができる。

【0015】これにより、下地絶縁膜上に成膜する場合、下地絶縁膜の表面が改質されているため、下地表面依存性の影響を受けずに下地絶縁膜上に絶縁膜等を成膜することができる。また、本願発明者の実験によれば、下地絶縁膜にプラズマ照射すれば、基板の表面依存性の影響を受けなくなる下地絶縁膜の膜厚をより薄くすることができることがわかった。

) 【0016】例えば、O2 中のO3 の濃度が1%以下の

オゾン含有ガスとテトラエチルオルソシリケート(TEOS)ガスとを用いて下地絶縁膜を形成した場合、基板の表面依存性の影響を受けなくなる最小膜厚100Åを得た。本発明によれば、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を薄くしても基板の表面依存性の影響を受けなくすることができる。

【0017】また、下地絶縁膜の膜厚を薄くすることができるので、本願発明者の実験結果によれば、トレンチ湖、メタル配線層間、メタル下層間等の0.1 μ m程度の非常に狭い幅の凹部領域を有する基板への下地絶縁膜の形成が可能となる。特に、低濃度オゾンを含むオゾン含有ガスとTEOSとを用いて非常に狭い幅の凹部領域を有する基板表面に下地絶縁膜を成膜した場合、平坦性、ステップカバリッジ性、埋め込み性が優れ、しかも緻密性が高い下地絶縁膜が得られることがわかった。

【0018】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に下地絶縁膜を成膜した後、プラズマ照射により下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、微細かつ深20い溝等(例えば、トレンチ溝、メタル配線層間、メタル下層間など)を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。

【0019】特に、1%以下の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成し、改質された下地絶縁膜上に4%以上の髙濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常によく、好ましい組み合わせである。

[0020]

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態に係る成膜前の下地表面改質方法及び半導体装置の製造方法について説明する。本実施の形態では、シリコンウエハ1上にLow 03/TEOS CVD SiO2膜5の表面をNH3プラズマ中に曝してLow 03/TEOS CVD SiO2膜5の表面を改質し、その後、Low 03/TEOS CVD SiO2膜5の表面上にHigh 03/TEOS CVD SiO2 膜7を形成している。

【0021】Low 03/TEOS CVD Si02膜5の表面へのプラズマ照射に用いる装置は、図9に示す陽極結合方式の平行平板型のプラズマ装置である。この装置のチャンバ91内には、上部電極RF92と下部電極LF93が対向して設置されており、上部電極RF92には、周波数13.56MHzの髙周波電源94が接続されていて、下部電極LF93には380KHzの低周波電源95が接続されている。チャンバ91には、ガス導入配管96が接続されており、このガス導入配管96からNH3ガスをチャンバ91内に導入する。

【0022】次に、上記表面改質処理装置を用いて下地 50 むオゾン含有ガスとTEOSとの混合ガス(以下、 Hig

表面改質処理を行う方法について説明する。図1は、本発明の実施の形態の下地表面改質方法を用いた半導体装置の製造方法を示す断面図である。まず、図1(a)に示すように、シリコンウエハ1上にポリシリコン膜を形成した後、パターニングして配線2を形成する。このとき、隣接する配線2間の間隔が、0.5μmとなるようにパターニングする。

【0023】次に、図1(b)に示すように、シリコンウエハ1及び配線2を覆うように膜厚200nmのシリコン窒化膜(Si3N4膜)3を形成する。このとき、隣接する配線2間に、幅が0.1 μmであり、深さが0.5 μmであるSi3N4膜3で被覆された溝(凹部)4が形成される。以上が基板を構成する。そして、Si3N4膜3の表面の温度が400℃となるように加熱した後に、Si3N4膜3の表面を、02中の濃度が1%以下である低濃度の03を含んだオゾン含有ガスとTEOSの混合ガス(以下、Low 03/TEOS 反応ガスと称する。)に曝す。

【0024】所定時間の後に、図1 (c) に示すように、Si3N4膜3の表面上に、Low 03/TEOS CVD Si02膜5 (下地絶縁膜)が形成される。このとき、Low 03/TEOS CVD Si02膜5は、膜厚が100 為以上となるように形成する。Low 03/TEOS CVD Si02膜5の膜厚を100 為と薄くするのは、狭い幅の溝4へのステップカバレージ性を低下させずに狭い幅の溝4内を被覆するためである。また、100 Åを下限とするのは、基板の表面依存性の影響を受けないようにするためである。

【0025】また、Si3N4 膜3で被覆された溝4内にLow 03/TEOS CVD Si02膜5が形成されるため、Low 03/TEO S CVD Si02膜5により覆われた溝6は、幅が0.08 μ mとなり、深さが0.49 μ mとなる。さらに、図2 (a)に示すように、Low 03/TEOS CVD Si02膜5の表面の温度が350℃となるように加熱した後に、Low 03/TEOS CVD Si02膜5の表面をアンモニア(NH3)のプラズマ流に15秒乃至5分間程度接触させ、Low 03/TEOS CVD Si02膜5の表面の表面改質処理を行う。

【0026】このとき、Si3NA膜3の表面をLow 03/TEO S CVD Si02膜5で被覆しているため、下地の種類に係わることなく、Low 03/TEOS CVD Si02膜5の表面だけを改質すればよいので、下地表面改質条件を共通化、標準化することができる。また、改質によりLow 03/TEOS CVD Si02膜5は緻密化されてHigh 03/TEOS CVDSi02膜と同等の膜質とすることができる。このため、Low 03/TEOS CVD Si02膜5の膜厚を100Åまで薄くしているにもかかわらず、Si3N4膜3の表面依存性の影響を受けないようにすることができる。従って、微細、かつ深い溝等を有する基板の表面改質も可能となる。

【0027】次に、図2(b)に示すように、Low 03/T EOS CVD Si02膜5の表面の温度が400℃となるように加熱した後に、02中の濃度が4%以上の高濃度の03を含ませている。サロックをガスとTROSとの過点が7(以下、High

.

h 03/TEOS 反応ガスと称する。)を用いたプラズマCV D法により、Low 03/TEOS CVD SiO2膜5の表面に High 03/TEOS CVD SiO2膜7を形成する。このとき、 High 03 /TEOS CVD SiO2膜7は、湖6内を完全に埋め、さらに、 Low 03/TEOS CVD SiO2膜5を完全に覆うことになる。

【0028】Si3N4 膜3の表面をLow 03/TEOS CVD Si02 膜5で被覆して Si3N4 膜3の表面依存性の影響を受けないようにし、かつLow 03/TEOS CVD Si02 膜5の表面を改質している。このため、異常成長を生じさせることなく、Low 03/TEOS CVD Si02 膜5上に High 03/TEOS CVD Si02 膜7を形成することができる。次に、本願発明者の行った実験について以下に説明する。以下の3つの項目について調査した。

【0029】第1に、Low 03/TEOS CVD SiO2 膜5の膜厚に対するHigh 03/TEOS CVD SiO2 膜7の成膜速度比を調べ、Low 03/TEOS CVD SiO2膜5の膜厚と表面依存性との関係を調べた。第2に、Low 03/TEOS CVD SiO2膜5の表面へのプラズマ照射時間に対するHighO3/TEOS CVD SiO2 膜7の成膜速度比と、High 03/TEOS CVD SiO2 膜7を成膜する際の下地表面依存性について調べた。

【0030】第3に、成膜したHigh 03/TEOS CVD Si02 膜 7 の平坦性、ステップカバリッジ性、及び埋め込み性 についても調べた。以下に上記実験の詳細な内容とその 結果について説明する。シリコン窒化膜の上に下地絶縁 膜としてLow 03/TEOS CVD Si02膜 5 を形成し、Low 03/TEOS CVD Si02膜 5 を形成し、NH3 プラズマ流を用いて 2 分間行った。

【0031】図3は、Low 03/TEOS CVD Si02 膜5の膜厚に対するHigh 03/TEOS CVD Si02 膜7の成膜速度比を示すグラフである。横軸にLow 03/TEOS CVD Si02膜5の膜厚をとり、縦軸に成膜速度比をとった。成膜速度比とは、シリコンウエハ1上に直接High 03/TEOS CVD Si02膜7を成膜したときの成膜速度に対する、Low 03/TEOSC VD Si02膜5上にHigh 03/TEOS CVD Si02膜7を成膜したときの成膜速度の比を表したものである。

【0032】図3に示す結果より、Low 03/TEOS CVD Si 02 膜 5 の膜厚が 100 Å以上あれば、High 03/TEOS CVD Si 02 膜 7 の成膜速度はシリコンウエハ 1 上に成膜したときとほとんど変わりがなくなるが、膜厚 100 Å以下であれば、膜厚が薄くなるほど徐々に成膜速度が遅くなり、0 Åに近づくとシリコンウエハ 1 上に成膜したときの成膜速度の約 80 %に近づいていくことがわかる。

【0033】したがって、Low 03/TEOS CVD Si02 膜5の 膜厚は100Å以上あれば、成膜速度をシリコンウエハ 1上に成膜したときと同じ程度にすることができ、High 03/TEOS CVD Si02 膜7を成膜する際の下地表面依存性を消去することができることがわかる。図4は、プラズマ照射時間に対する成膜速度比を示すグラフである。横軸にLow 03/TEOS CVD Si02 膜5の表面のプラズマ照射時間をとり、縦軸にHigh 03/TEOS CVD Si02 膜7の成膜速

度比をとった。成膜速度比は図3と同じことを意味する。

【0034】この場合、Low 03/TEOS CVD Si02膜5の膜厚を100Å一定とした。図4より、Low 03/TEOS CVD Si02膜5へのプラズマ照射時間が約1分以下では、成膜速度がシリコンウエハ1上に直接High 03/TEOS CVD Si02膜7を成膜したときの成膜速度よりも早くなり、下地依存性の影響を完全に除くことができることがわかった。また、一分以上プラズマ照射時間を長しても、急速に成膜速度が遅くなることはなく、十分に実用に耐え得ると考えられる。このように、プラズマ照射時間に関して、下地依存性の改善効果に対するマージンが広いことが分かった。

【0035】図10(a),(b)は、本実施例に係る 製造方法及び製造条件により成膜した High 03/TEOS CV D Si02膜7の断面形状や表面状態を示す写真である。図 10(a),(b)に示すように、成膜した High 03/T EOS CVD Si02膜7は、平坦性、ステップカバリッジ性、 及び埋め込み性が優れていることが分かる。なお、本実 施の形態では、Low 03/TEOS CVD Si02膜5を用いている が、そのかわりに、PSG(Phosphosilicate glass)膜,BS G(Borophophosilicate glass)膜,BPSG(Borophophosil icate glass)膜,低圧03/TEOS Si02膜,SiH2Cl2とN20 とを反応させて形成するSiH2Cl2/N20 Si02膜,又は02 とTEOSとを反応させて形成する02/TEOS Si02膜のうちの いずれかを用いてもよい。

【0036】PSG 膜を成膜する場合の成膜用ガスとして、03とTEOSとTMP(Trimetylphosphite:P(OCH3)3) 又はTMOP(Trimethylphosphate:P(OCH3)3)との混合ガスを用い、BSG 膜を成膜する場合の成膜用ガスとして、03とTEOSとTMB(Trimetylborate:B(OCH3)3)との混合ガスを用い、BPSG膜を成膜する場合の成膜用ガスとして、03とTEOSとTMBとTMP 又はTMOPとの混合ガスを用いることができる。

【0037】PSG 膜、BSG 膜、BPSG膜、又は低圧 0_3 /TEO S Si 0_2 膜のうちのいずれかを成膜するとき、 Si $_3$ N4膜 3 の表面が 350 ℃以上となるように加熱する。また、Si $_1$ N2 O Si 0_2 膜、又は 0_2 /TEOS Si 0_2 膜のうちのいずれかを成膜するときには、 Si $_3$ N4 膜 3 の表面が 650 ℃以上となるように加熱する。Low 0_3 /TEOS CVD Si 0_2 膜 5 の表面にプラズマ照射している間、Low 0_3 /TEOS CVD Si 0_2 膜 5 の表面の加熱温度は、室温以上であればよく、より好ましくは、 100 ℃~ 400 ℃であればよい。

【0038】さらに、 High 03/TEOS CVD Si02 膜 7 の成膜時において、Low 03/TEOS CVD Si02 膜 5 の表面の温度を400℃としているが、温度350℃以上であればよい。また、プラズマ処理に用いるガスは、NH3 が表面改質に関して最も大きな効果を得ることができるが、 NH3のかわりに、Ar, He, N20, N2, 02等を用いてもよい。

50 (第1の実施例)図5は、本発明の第1の実施例に係る

本発明の下地表面改質方法について示す断面図である。 【0039】本実施例では、シリコンウエハ51に幅が 0.1 μ mのトレンチ溝(凹部)52を形成し、次いでこのトレンチ溝52を被覆して下地絶縁膜を形成する。 そして、下地絶縁膜の平坦性、ステップカバリッジ性及 び埋め込み性について調べた。まず、シリコンウエハ51上に薄い膜厚のシリコン酸化膜($Si0_2$ 膜)53を形成した後に、 $Si0_2$ 膜53上に Si_3 Na膜54を形成する。

【0041】次に、熱酸化によりトレンチ溝52内に露出したシリコンウエハ51表面にSiO2膜53を形成し、平坦部分のSiO2膜53と繋げる。以上が基板を構成する。次いで、SiO2膜53上及びSi3N4 膜54上に膜厚10nmで均一にLow O3/TEOS CVD SiO2膜55を形成した後に、Low O3/TEOS CVD SiO2膜55の表面をNH3プラズ 20マに曝してLow O3/TEOS CVD SiO2膜55の表面を改質する。

【0042】次に、Low 0_3 /TEOS CVD Si 0_2 膜55の表面上にHigh 0_3 /TEOS CVD Si 0_2 膜56を形成する。この実験によれば、異なる材料が基板表面に露出しているが、基板表面を被覆してLow 0_3 /TEOS CVD Si 0_2 膜55を形成しているので、材料が異なることによる表面依存性の影響を受けなくなるようにすることができる。

【0043】また、Low 0_3 /TEOS CVD Si0 $_2$ 膜55にプラズマ照射しているので、Low 0_3 /TEOS CVD Si0 $_2$ 膜55の膜厚を薄くすることができ、これにより、100nm以下のトレンチ滞52等の狭い凹部領域への成膜が可能となる。また、Low 0_3 /TEOS CVD Si0 $_2$ 膜55を用いているので、下地絶縁膜の平坦性、ステップカバリッジ性及び埋め込み性が優れている。

【0044】したがって、微細、かつ深い溝等の狭い凹部領域を有する基板に本発明を適用することが可能となる。

(第2の実施例)図6は、本実施例に係る下地表面改質方法およびそれを用いた半導体装置の製造方法について示す断面図である。本実施例では、シリコンウエハ61上の絶縁膜の上に形成された配線層とこの配線層を被覆するプラズマSiO2膜とで構成される基板に本発明を適用している。

【0045】まず、シリコンウエハ61上にSi02 膜62を形成した後、Si02 膜62上にAI及びTiN からなる配線63を形成する。次いで、配線63を被覆して膜PO0.1PO1 PO2 が PO3 が PO3 が PO4 が PO5 が PO5 が PO6 が PO7 が PO8 が PO9 が PO9

膜 6 4 上及びプラズマSiO $_2$ 膜 6 4 上に、膜厚 0. 0 5 μ mのLow 0 $_3$ /TEOS CVD SiO $_2$ 膜 6 5を形成する。このとき、Low 0 $_3$ /TEOS CVD SiO $_2$ 膜 6 5 は下地との適合性が良いため全体にわたって均一な膜厚のLow 0 $_3$ /TEOS CVD SiO $_2$ 膜 6 5 が形成される。

10

【0046】次いで、Low 03/TEOS CVD Si02膜65の表面をNH3プラズマ中に曝してLow 03/TEOS CVD Si02膜65の表面を改質する。続いて、溝66内外のLow 03/TEOS CVD Si02膜65の表面にHigh 03/TEOS CVD Si02膜67を形成する。この実験によれば、Low 03/TEOS CVD Si02膜65の膜厚を薄くしているので、プラズマSi02膜で被覆された配線層間の狭い凹部領域への成膜が可能である。

【0.047】また、Low 0_3 /TEOS CVD Si 0_2 膜 6.5 を用いているので、凹部領域に成膜したLow 0_3 /TEOS CVD Si 0_2 膜 6.5 は平坦性、ステップカバリッジ性及び埋め込み性が優れている。したがって、微細、かつ深い溝等の狭い凹部領域を有する基板に本発明を適用することが可能となる。

(第3の実施例)図7は、本実施例に係る下地表面改質 方法およびそれを用いた半導体装置の製造方法について 示す断面図である。本実施例では、半導体基板の絶縁膜 と、この上に狭い間隔を保って隣接して形成された配線 とから構成される基板に本発明を適用する。そして、配 線に直接接するように配線を被覆して下地絶縁膜を形成 する。即ち、絶縁膜と導電膜の異なる材料が表面に露出 している基板上に直接下地絶縁膜を形成する。

【0048】まず、シリコンウエハ71上にSiO2膜72 を形成し、さらにSiO2膜72上にAI及びTiNからなる配線73を形成する。これらの配線73は、隣接する配線73間の間隔が250nmとなるように形成される。以上が基板を構成する。次に、SiO2膜72上、配線73を被覆する膜厚20nmのLow O3/TEOS CVD SiO2膜75を形成する。このとき、Low O3/TEOS CVD SiO2膜75はあまり下地依存性の影響を受けにくいため配線73間の溝74内外にわたって均一な膜厚のLowO3/TEOS CVD SiO2膜75が形成される。

【0049】次いで、Low 03/TEOS CVD Si02膜75の表面をNH3 プラズマに曝してLow 03/TEOS CVD Si02膜75の表面を改質した後に、満74内外のLow 03/TEOS CVD Si02膜75の表面上にHigh 03/TEOS CVD Si02膜76を形成する。この実験によれば、異なる材料が表面に露出している基板表面をLow 03/TEOSCVD Si02膜75により被覆しているので、異なる材料が露出することによる表面依存性を抑制することができる。これにより、Low 03/TEOS CVD Si02膜75上に表面依存性の影響を受けることなくHigh 03/TEOS CVD Si02膜76を形成することができる。

【0050】また、Low 03/TEOS CVD SiO2膜75の膜厚 50 を薄くしているので、配線層間の狭い凹部領域への成膜

が可能である。さらに、凹部領域に成膜したLow 03/TEO S CVD SiO2膜75は平坦性、ステップカバリッジ性及び埋め込み性が優れている。したがって、微細、かつ深い 海等の狭い凹部領域を有する基板表面の改質に本発明を適用することが可能となる。

(第4の実施例)図8は、本実施例に係る下地表面改質方法について示す断面図である。本実施例では、サイドウオールスペーサを配線の側部に備えた配線を被覆して下地絶縁膜を形成している。サイドウオールスペーサにより下地絶縁膜を被覆する際の段差が緩和される。

【0051】まず、シリコンウエハ81上にSiO2 膜82を形成した後、SiO2 膜82上にAI及びTiNからなる配線83を形成する。この配線83は、隣接する配線83間の間隔が100nmとなるように形成する。次いで、配線83を被覆してSiO2(又はSi3N4)膜を形成したのち異方性エッチングにより配線83の両側面にサイドウオールスペーサ84を形成する。これにより、配線83の側面は裾拡がりの形状となり、段差を緩和する。サイドウオールスペーサ84間に満が形成される。以上が基板を構成する。

【0053】次に、満86の内外のLow 03/TEOS CVD Si 02 膜85の表面上にHigh 03/TEOS CVD Si02 膜87を形成する。この結果より、異なる材料が表面に露出している基板表面をLow 03/TEOS CVDSi02膜85により被覆しているので、異なる材料が露出することによる表面依存性を抑制することができる。これにより、Low 03/TEOS CVD Si02膜85上に表面依存性の影響を受けることなくHigh 03/TEOS CVD Si02膜86を形成することができる。また、Low 03/TEOS CVD Si02膜85の膜厚を薄くしているので、配線層間の狭い凹部領域への成膜が可能である。さらに、凹部領域に成膜したLow 03/TEOS CVD Si 02膜85は平坦性、ステップカバリッジ性及び埋め込み性が優れている。したがって、微細、かつ深い溝等の狭い凹部領域を有する基板表面の改質に本発明を適用することが可能となる。

[0054]

【発明の効果】以上のように、本発明の下地表面改質方法によれば、成膜前に、基板上に下地絶縁膜を形成し、さらに下地絶縁膜の表面をプラズマ照射している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。

【0055】さらに、下地絶縁膜の表面をプラズマ照射 しているため、下地絶縁膜の表面を改質することができ る。この場合、基板の表面そのものではなくて基板表面 に形成した下地絶縁膜の表面を改質すればよいため、共 通化、標準化した表面改質方法を得ることができる。こ れにより、下地絶縁膜上に成膜する場合、下地絶縁膜の 表面が改質されているため、下地表面依存性の影響を受 けずに下地絶縁膜上に絶縁膜等を成膜することができる。

12

【0056】また、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を薄くしても基板の表面依存性の影響を受けなくすることができる。従って、非常に狭い幅の凹部領域を有する基板への下地絶縁膜の形成が可能となる。特に、低濃度オゾンを含むオゾン含有ガスとTEOSとを用いて非常に狭い幅の凹部領域を有する基板表面に下地絶縁膜を成膜した場合、平坦性、ステップカバリッジ性、埋め込み性が優れ、しかも緻密性が高い下地絶縁膜が得られる。

【0057】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に下地絶縁膜を成膜した後、プラズマ照射により下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、微細かつ深い溝等を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。特に、1%以下の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成し、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常によく、好ましい組み合わせである。

30 【図面の簡単な説明】

【図1】本発明の実施の形態の下地表面改質方法に係る 半導体装置の製造方法を示す断面図(その1)である。 【図2】本発明の実施の形態の下地表面改質方法に係る 半導体装置の製造方法を示す断面図(その2)である。 【図3】本実施例に係るLow 03/TEOS CVD Si02膜の膜厚 に対する High 03/TEOS CVD Si02膜の成膜速度比を示す グラフである。

【図4】本実施例に係るプラズマ照射時間に対する成膜 速度比を示すグラフである。

7 【図5】本実施例に係るトレンチ溝に本発明を適用した例について示す断面図である。

【図6】本実施例に係るプラズマSiOz膜で被覆したメタル配線層間に本発明を適用した例について示す断面図である。

【図7】本実施例に係る材質の異なる配線から構成されるメタル配線層間に本発明を適用した例について示す断面図である。

【図8】本実施例に係るサイドオールスペーサを配線の 側部に備えたメタル下層間に本発明を適用した例につい て示す断面図である。

【図9】本実施例のプラズマ表面改質処理に用いた陽極 結合方式の平行平板型のプラズマ装置を示す側面図であ る。

【図10】本実施例に係る、成膜した High 03/TEOS (V D SiO2膜の状態を示す写真である。

【図11】従来の技術に係るSiO2膜あるいは Si3N4膜の 表面上に High O3/TEOS CVD SiO2膜を成膜した場合の異 常成長を示す断面図である。

【図12】従来の技術に係る下地表面改質方法を示す断面図(その1)である。

【図13】従来の技術に係る下地表面改質方法を示す断面図(その2)である。

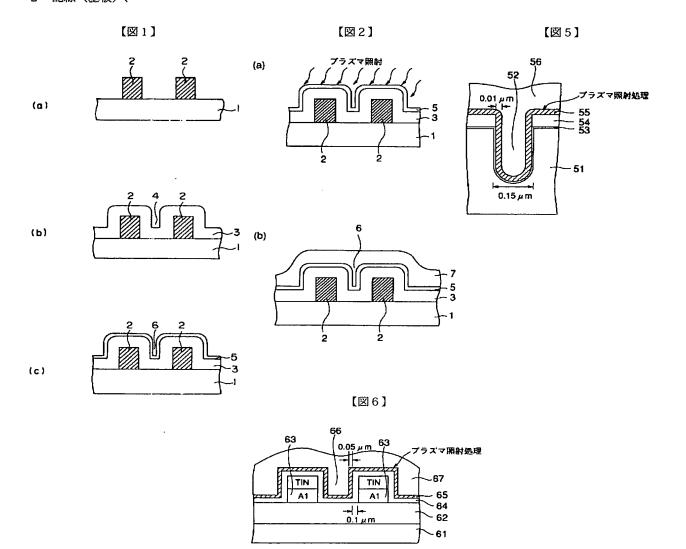
【図14】従来の技術に係る下地表面改質方法を示す断面図(その3)である。

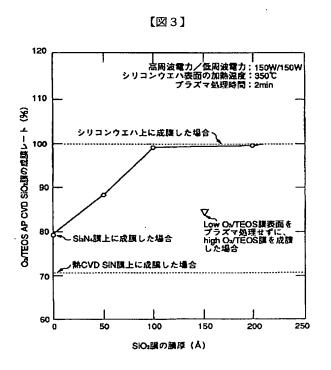
【符号の説明】

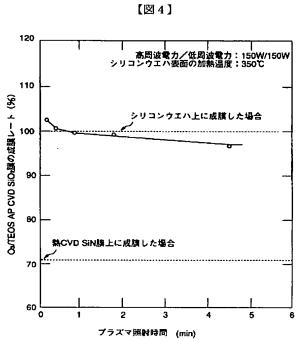
- 1 シリコンウエハ(基板)、
- 2 配線(基板)、

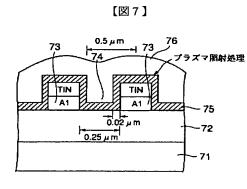
- 3 Si₃N₄膜(基板)、
- 4, 6 溝(凹部)、
- 5 Low 03/TEOS CVD SiO2 膜(下地絶縁膜)、
- 7 High O3/TEOS CVD SiOz膜(絶縁膜)、
- 51 61 71 81 シリコンウエハ(基板)、

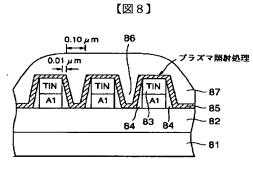
- 52 トレンチ溝(凹部)、
- 53,62,72,82 SiOz膜(基板)、
- 5 4 Si₃N₄膜(基板)、
- 55,65,75,85 Low 03/TEOS CVD SiO2膜(下 10 地絶縁膜)、
 - 56,67,76,87 High O₃/TEOS CVD SiO₂ 膜 (絶縁膜)、
 - 63,73 配線(基板)、
 - 64, プラズマSiOz膜(基板)、
 - 66,74,86 溝(凹部)、
 - 84 サイドウオールスペーサ(基板)。

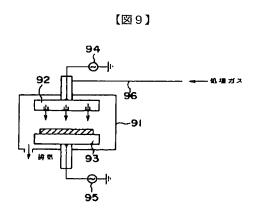


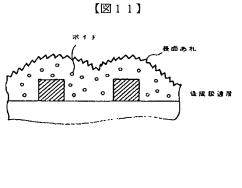








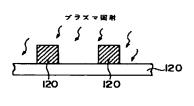




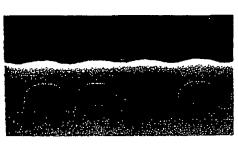
(a)

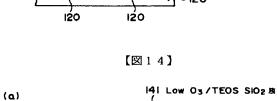
(b)

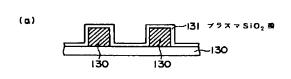
[図10] (a) (b:



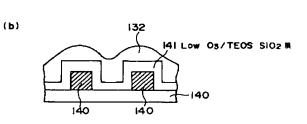
【図12】

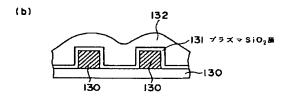






【図13】





【手続補正書】

【提出日】平成11年3月23日

【手続補正1】

【補正対象む類名】明細也

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 成膜前に、基板上に膜厚10 n m以上、 100mm未満の下地絶縁膜を形成し、該下地絶縁膜の 表面をプラズマガスに曝して表面改質することを特徴と する下地表面改質方法。

【請求項2】 前記基板は凹部領域を有することを特徴

とする間求項1に記載の下地表面改質方法。

【 間求項 4 】 前記基板の表面にシリコン酸化膜又はシリコン窒化膜が露出していることを特徴とする間求項 1 乃至 3 のいずれかに記載の下地表面改質方法。

【 間求項 5 】 前記下地絶縁膜はシリコン酸化膜、 P S G 膜、 B S G 膜又は B P S G 膜のうちいずれかであることを特徴とする間求項 1 乃至 4 のいずれかに記載の下地表面改質方法。

【 間求項 6 】 前記シリコン酸化膜、PSG 膜、BSG 膜又はBPSG 膜はテトラエチルオルソシリケートとオ ゾン含有ガスとを含む混合ガスを反応させて形成したものであることを特徴とする 間求項 5 に記載の下地表面改 質方法。

【 間求項8 】 前記シリコン酸化膜は、SiHzClz とNz0 とを反応させて形成したものであることを特徴とする間 求項5に記載の下地表面改質方法。

【 間求項 9 】 前記シリコン酸化膜はテトラエチルオルソシリケートと酸素とを反応させて形成したものであることを特徴とする間求項 5 に記載の下地表面改質方法。

【 間求項 1 4 】 間求項 1 乃至間求項 1 3 に記載の下地表面改質方法により下地絶縁膜表面の改質を行った後に、前記下地絶縁膜の上に絶縁膜を形成することを特徴とする半導体装置の製造方法。

【間求項15】 前記絶縁膜は、酸素中のオゾン濃度が4%以上であるオゾン含有ガスとテトラエチルオルソシリケートとを反応させて形成したシリコン酸化膜であることを特徴とする間求項14に記載の半導体装置の製造方法。

【手続補正2】

【補正対象鸖類名】明細鸖

【補正対象項目名】0011

【補正方法】変更

【補正内容】

[0011]

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明は、下地表面改質方法に係り、成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴としている。また、前記基板は、凹部領域、例えば基板に形成された溝、又は絶縁層上に形成された配線層間の凹部を有することを特徴としている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】また、前記下地絶縁膜はシリコン酸化膜、PSG膜、BSG膜又はBPSG膜のうちいずれかであることを特徴としている。これらの絶縁膜はテトラエチルオルソシリケートとオゾン含有ガスとを含む混合ガスを反応させて形成したものであり、オゾン含有ガスは酸素中のオゾン濃度が0.1%以上、1%以下であることを特徴としている。さらに、前記プラズマガスは、少なくともNH3、He、Ar、O2又はN2Oのうちいずれかを用いて生成されたものであることを特徴としている。

【手続補正4】

【補正対象醬類名】明細醬

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】以下に、本発明の作用・効果について説明する。本発明の下地表面改質方法によれば、成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。さらに、下地絶縁膜の表面を改質することができる。この場合、品種ごとに異なる表面状態を有すると考えられる基板の表面そのものではなくて基板表面に形成した下地絶縁膜の表面を改質すればよいため、共通化、標準化した表面改質方法を得ることができる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】これにより、下地絶縁膜上に成膜する場合、下地絶縁膜の表面が改質されているため、下地表面の影響を受けずに下地絶縁膜上に絶縁膜等を成膜することができる。また、従来、下地絶縁膜の膜厚が100nm未満だとその下地絶縁膜上に成膜する際、下地絶縁膜の膜厚が薄いため、下地絶縁膜のさらに下の基板表面の影響を受けて成膜異常を生じる恐れがあったが、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を薄くしても基板の表面依存性の影響を受けなくすることができることがわかった。

【手続補正6】

【補正対象勸類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に膜厚10nm以上、100nm未満の薄い下地絶縁膜を成膜した後、プラズマ照射により、下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、下地絶縁膜の膜厚の倍程度の幅の狭いかつ深い溝等(例えば、トレンチ溝、メタル配線層間、メタル下層間など)を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】特に、0.1以上、1%以下の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成し、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常に良く、好ましい組み合わせである。

【手続補正8】

【補正対象鸖類名】明細鸖

【補正対象項目名】0054

【補正方法】変更

【補正内容】

[0054]

【発明の効果】以上のように、本発明の下地表面改質方法によれば、成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、さらに下地絶縁膜の表面にプラズマ照射して表面改質している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正内容】

【0056】また、下地絶縁膜の表面にプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を100nm未満と薄くしても基板の表面依存性の影響を受けないようにすることができる。従って、非常に狭い幅の凹部領域を有する基板への下地絶縁膜の形成が可能となる。特に低濃度オゾンを含むオゾン含有ガスとTEOSとを用いて非常に狭い幅の凹部領域を有する基板表面に下地絶縁膜を成膜した場合、平坦性、ステップリカバリッジ性、埋め込み性が優れ、しかも緻密性が高い下地絶縁膜が得られる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正内容】

【0057】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に膜厚10以上、100nm未満の下地絶縁膜を成膜した後、プラズマ照射により下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、微細かつ深い溝等を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。特に0.1~1%の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成して改質した後、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常に良く、好ましい組み合わせである。